

DEFINIZIONE

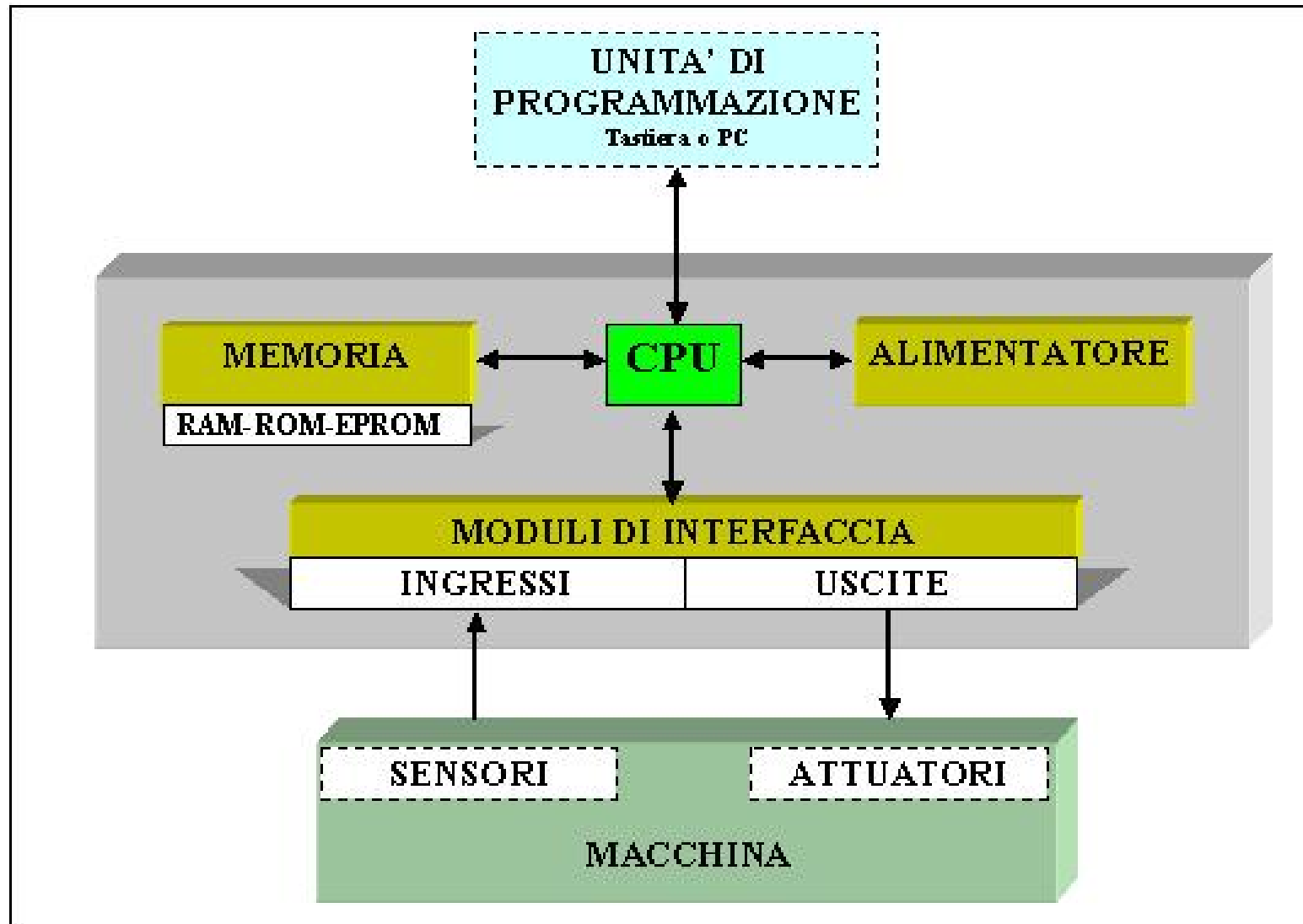
2.2 Definizione di controllore programmabile

La Norma CEI EN 61131-1 definisce il controllore programmabile come: sistema elettronico a funzionamento digitale, destinato all'uso in ambito industriale, che utilizza una memoria programmabile per l'archiviazione interna d'istruzioni orientate all'utilizzatore per l'implementazione di funzioni specifiche, come quelle logiche, di sequenziamento, di temporizzazione, di conteggio e di calcolo aritmetico, per controllare, mediante ingressi e uscite sia digitali sia analogici, vari tipi di macchine o processi. Sia il CP che le periferiche associate sono stati progettati in modo di poter essere facilmente integrati in un sistema di controllo industriale e utilizzati in tutte le funzioni previste. [2]

In sintesi: si definisce **PLC**

- un sistema elettronico a *funzionamento digitale*
- destinato ad un uso in *ambito industriale*
- dotato di *memoria*, in cui archivia il programma da eseguire
- per controllare vari tipi di *macchine e processi*.

STRUTTURA



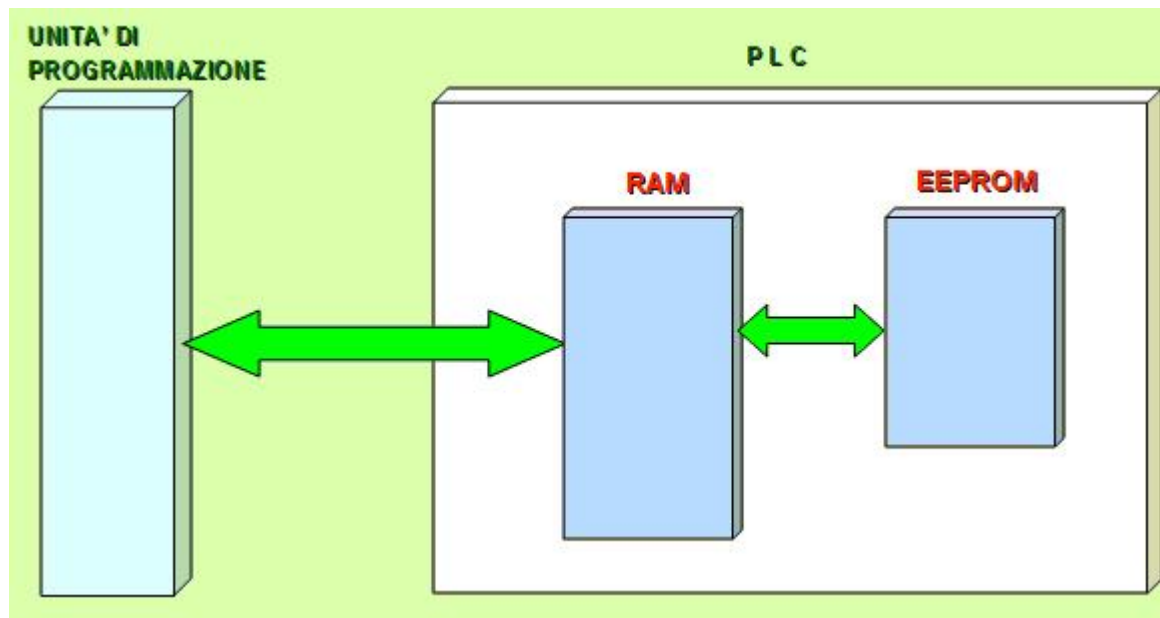
FUNZIONAMENTO

Un programma per PLC è costituito da tre elementi:

- programma utente
- blocco dati (opzionale)
- configurazione CPU (opzionale).

Il programma, scritto con la Unità di Programmazione (anche PC), deve essere caricato nella CPU del PLC.

La CPU immagazzina il programma nella RAM e questa, a sua volta, lo copia immediatamente nella EEPROM per la memorizzazione permanente.



NB: Il trasferimento del programma nella EEPROM fornisce maggiori garanzie di affidabilità durante l'esecuzione.

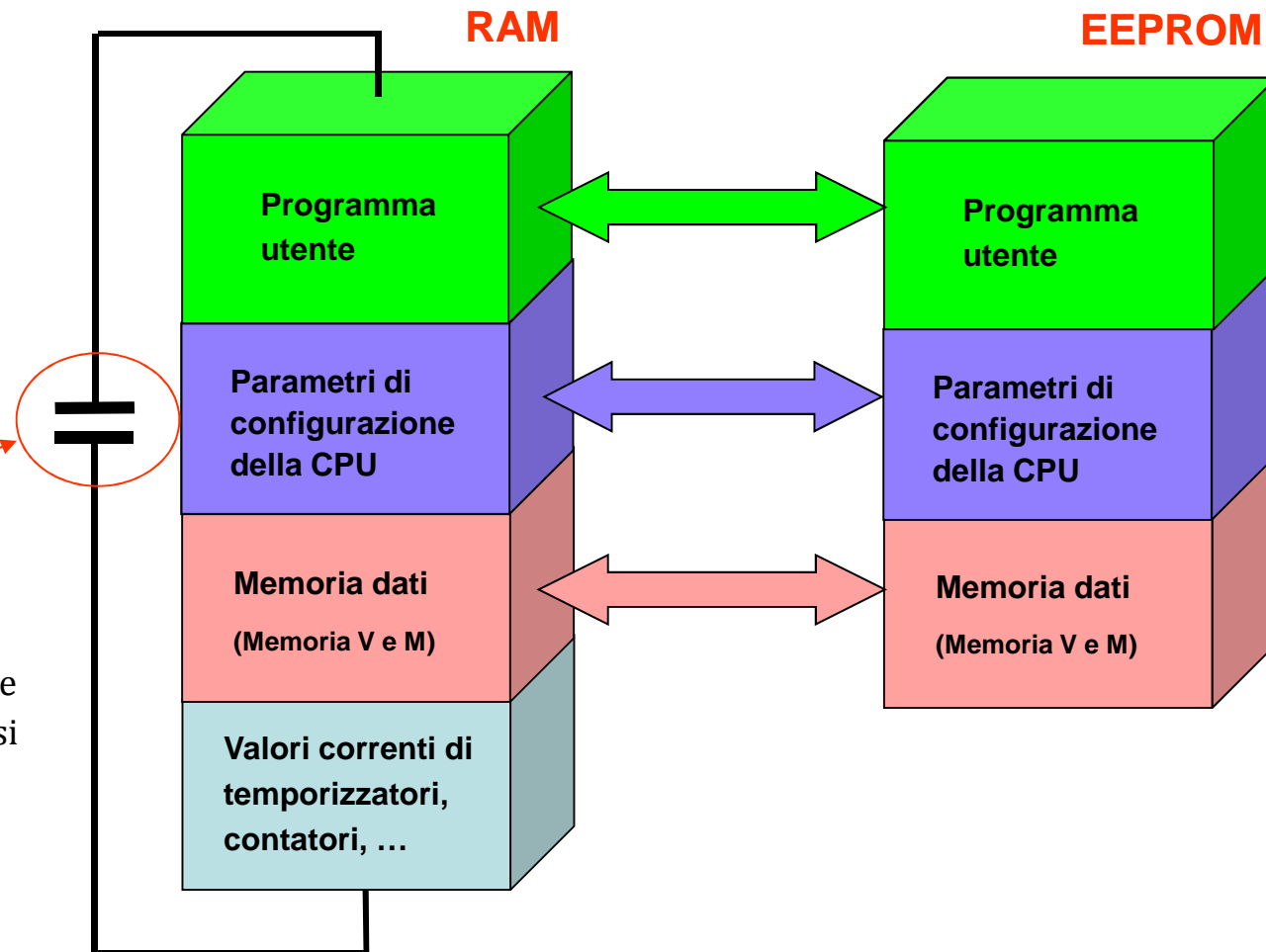
Il programma in esecuzione è quello caricato nella EEPROM.

RAM - EEPROM

NB: Il PLC non è una macchina di Von Neumann: la memoria è divisa in diverse aree.

Condensatore ad alta capacità.

E' in grado di mantenere la RAM attiva per diversi giorni dopo che è stata tolta l'alimentazione.

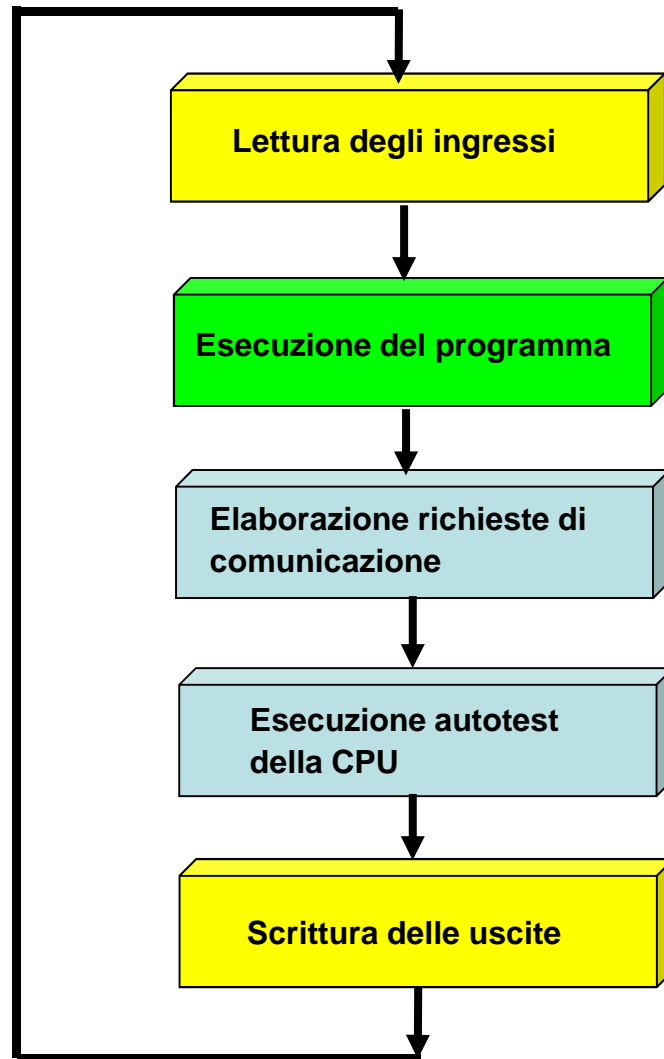


PLC Siemens

Tabella 1-1 Confronto fra i diversi modelli di CPU S7-200

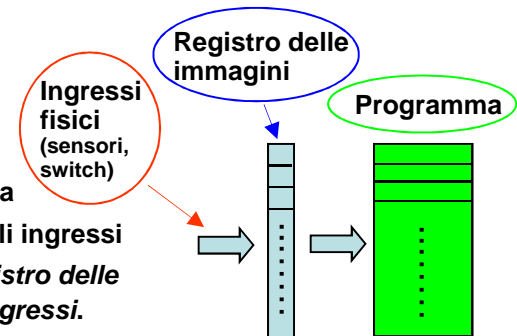
Caratteristica	CPU 221	CPU 222	CPU 224	CPU 226	CPU 226XM
Dimensioni di ingombro (mm)	90 x 80 x 62	90 x 80 x 62	120,5 x 80 x 62	190 x 80 x 62	190 x 80 x 62
Memoria di programma	4096 byte	4096 byte	8192 byte	8192 byte	16384 byte
Memoria di dati	2048 byte	2048 byte	5120 byte	5120 byte	10240 byte
Backup della memoria	Tipic. 50 ore	Tipic. 50 ore	Tipic. 190 ore	Tipic. 190 ore	Tipic. 190 ore
I/O integrati locali	6 ingressi / 4 uscite	8 ingressi / 6 uscite	14 ingressi / 10 uscite	24 ingressi / 16 uscite	24 ingressi / 16 uscite
Unità di ampliamento	0 unità ¹	2 unità ¹	7 unità ¹	7 unità ¹	7 unità ¹
Contatori veloci a una fase a due fasi	4 da 30 kHz 2 da 20 kHz	4 da 30 kHz 2 da 20 kHz	6 da 30 kHz 4 da 20 kHz	6 da 30 kHz 4 da 20 kHz	6 da 30 kHz 4 da 20 kHz
Uscite di impulsi (DC)	2 a 20 kHz	2 a 20 kHz	2 a 20 kHz	2 a 20 kHz	2 a 20 kHz
Potenzimetri analogici	1	1	2	2	2
Orologio hardware	Modulo	Modulo	Integrato	Integrato	Integrato
Porte di comunicazione	1 RS-485	1 RS-485	1 RS-485	2 RS-485	2 RS-485
Operazioni matematiche in virgola mobile	Sì				
Dimensione dell'immagine degli I/O digitali	256 (128 ingressi e 128 uscite)				
Velocità di esecuzione delle operazioni booleane	0,37 microsecondi/operazione				

CICLO DI SCANSIONE



Ogni ciclo di scansione comincia

- leggendo i valori correnti degli ingressi
- e scrivendo tali valori nel *registro delle immagini di processo degli ingressi*.



Dopo la lettura degli ingressi, la CPU esegue le istruzioni del programma

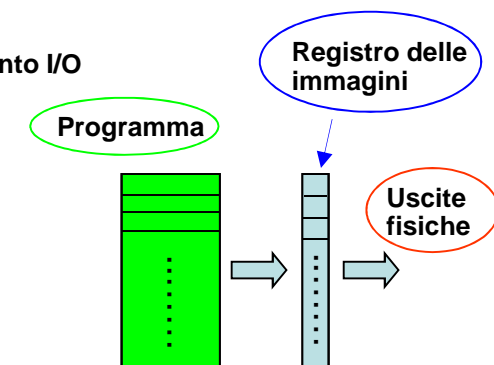
Terminata l'esecuzione del programma la CPU esamina i messaggi ricevuti dall'interfaccia di comunicazione.

Prima di emettere le nuove uscite, la CPU controlla

- il firmware
- la memoria del programma
- lo stato delle unità di ampliamento I/O

Se tutto OK, le nuove uscite digitali, già memorizzate nel registro delle immagini di processo delle uscite, vengono portate all'esterno.

NB: le *uscite analogiche* vengono emesse appena disponibili, indipendentemente dal ciclo di scansione.



AREE DI MEMORIA

IDENTIFICATORE

Per CPU 224

AREA	IDENTIFICATORE	OPERANDI (formato)	DESCRIZIONE
Registro di immagine di processo degli ingressi	I	Byte.bit Byte, Word, Double Word	È la memoria dove vengono scritti i valori degli ingressi digitali letti all'inizio del ciclo di scansione ES: I0.1 IB3 IW8 ID10 (I0.0 I15.7)
Registro di immagine di processo delle uscite	Q	Byte.bit Byte, Word, Double Word	È la memoria dove vengono trascritti i valori delle nuove uscite quali risultanti dall'esecuzione del programma utente, prima di essere portati all'esterno ES: Q0.1 QB3 QW8 QD10 (Q0.0 Q15.7)
Memoria delle variabili globali	V	Byte.bit Byte, Word, Double Word	È la memoria dove vengono memorizzati i risultati intermedi emersi dall'esecuzione del programma utente ES: V0.1 VB3 VW8 VD10 (V0.0 V5119.7)
Memoria dei merker	M	Byte.bit Byte, Word, Double Word	È la memoria dove si possono memorizzare stati intermedi dell'esecuzione del programma utente ES: M0.1 MB3 MW8 MD10 (M0.0 M31.7)
Memoria dei temporizzatori	T	Numero temporizzatore	È la memoria riservata ai temporizzatori. Questi generano intervalli di tempo con risoluzione di 1 ms, 10 ms o 100 ms (T0 T255)
Memoria dei contatori	C	Numero contatore	È la memoria riservata ai contatori. Questi possono essere di tre tipi: avanti, indietro, avanti/indietro (C0 C255)
Memoria dei contatori veloci	HC	Numero contatore	Conteggiano eventi veloci indipendenti dal ciclo di scansione della CPU (HC0 HC5)

IDENTIFICATORE



AREA	IDENTIFICATORE	OPERANDI (formato)	DESCRIZIONE
Memoria degli accumulatori	AC	<i>Numero accumulatore</i>	Sono registri di lettura/scrittura che possono essere usati come memoria (es: passare parametri da e verso sottoprogrammi) (AC0 AC3)
Memoria dei merker speciali	SM	Byte.bit Byte, Word, Double Word	I merker speciali consentono di scambiare informazioni tra la CPU e il programma in esecuzione ES: SM0.1 SMB3 SMW8 SMD10 (SM0.0 SM549.7)
Memoria locale	L	Byte.bit Byte, Word, Double Word	È una memoria simile alla V, ma con la differenza che quest'ultima è globale, cioè accessibile da qualunque punto del programma utente (anche da sottoprogrammi) ES: L0.1 LB3 LW8 LD10 (L0.0 L63.7)
Ingressi analogici	AI	Word	È l'area di memoria dedicata alla conversione analogica - digitale ES: AIW2 (AIW0 AIW62)
Uscite analogici	AQ	Word	È l'area di memoria dedicata alla conversione digitale - analogica ES: QIW2 (AQW0 AQW62)
Area di memoria dei relè di controllo sequenziale (SCR)	S	Byte.bit Byte, Word, Double Word	I bit SCR o S servono ad organizzare il funzionamento o le fasi di lavoro di un impianto in segmenti di programmi equivalenti, permettono la segmentazione logica del programma di controllo ES: S0.1 SB3 SW8 SD10 (S0.0 S31.7)

Aree di memoria e caratteristiche delle CPU S7-200

Descrizione	CPU 221	CPU 222	CPU 224	CPU 226	CPU 226XM
Dimensioni del programma utente	4096 byte	4096 byte	8192 byte	8192 byte	16384 byte
Dimensioni dei dati utente	2048 byte	2048 byte	5120 byte	5120 byte	10240 byte
Registro di immagine di processo degli ingressi	da I0.0 a I15.7	da I0.0 a I15.7	da I0.0 a I15.7	da I0.0 a I15.7	da I0.0 a I15.7
Registro di immagine di processo delle uscite	da Q0.0 a Q15.7	da Q0.0 a Q15.7	da Q0.0 a Q15.7	da Q0.0 a Q15.7	da Q0.0 a Q15.7
Ingressi analogici (di sola lettura)	--	da AIW0 a AIW30	da AIW0 a AIW62	da AIW0 a AIW62	da AIW0 a AIW62
Uscite analogiche (di sola scrittura)	--	da AQW0 a AQW30	da AQW0 a AQW62	da AQW0 a AQW62	da AQW0 a AQW62
Memoria di variabili (V)	da VB0 a VB2047	da VB0 a VB2047	da VB0 a VB5119	da VB0 a VB5119	da VB0 a VB10239
Memoria locale (L) ¹	da LB0 a LB63	da LB0 a LB63	da LB0 a LB63	da LB0 a LB63	da LB0 a LB63
Memoria di merker (M)	da M0.0 a M31.7	da M0.0 a M31.7	da M0.0 a M31.7	da M0.0 a M31.7	da M0.0 a M31.7
Merker speciali (SM)	da SM0.0 a SM179.7	da SM0.0 a SM299.7	da SM0.0 a SM549.7	da SM0.0 a SM549.7	da SM0.0 a SM549.7
Sola lettura	da SM0.0 a SM29.7	da SM0.0 a SM29.7	da SM0.0 a SM29.7	da SM0.0 a SM29.7	da SM0.0 a SM29.7

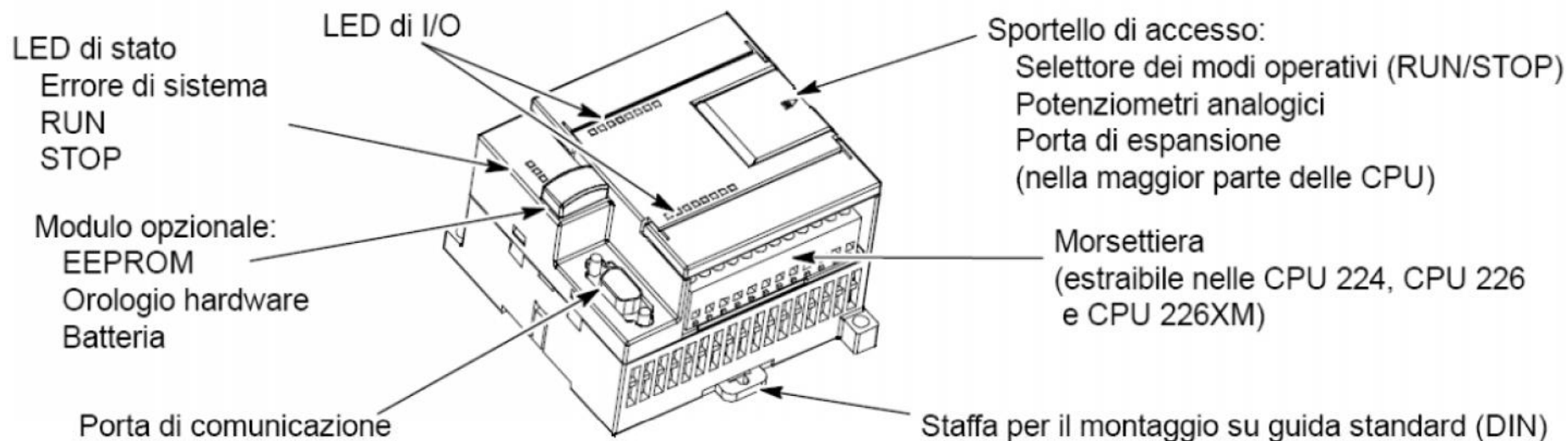
Descrizione	CPU 221	CPU 222	CPU 224	CPU 226	CPU 226XM	
Temporizzatori di ritardo all'inserzione con memoria	1 ms	256 (da T0 a T255) T0, T64	256 (da T0 a T255) T0, T64	256 (da T0 a T255) T0, T64	256 (da T0 a T255) T0, T64	
	10 ms	da T1 a T4 e da T65 a T68	da T1 a T4 e da T65 a T68	da T1 a T4 e da T65 a T68	da T1 a T4 e da T65 a T68	
	100 ms	da T5 a T31 e da T69 a T95	da T5 a T31 e da T69 a T95	da T5 a T31 e da T69 a T95	da T5 a T31 e da T69 a T95	
	di ritardo all'inserzione/ disinserzione	1 ms	T32, T96	T32, T96	T32, T96	T32, T96
		10 ms	da T33 a T36 e da T97 a T100	da T33 a T36 e da T97 a T100	da T33 a T36 e da T97 a T100	da T33 a T36 e da T97 a T100
		100 ms	da T37 a T63 e da T101 a T255	da T37 a T63 e da T101 a T255	da T37 a T63 e da T101 a T255	da T37 a T63 e da T101 a T255
Contatori	da C0 a C255	da C0 a C255	da C0 a C255	da C0 a C255	da C0 a C255	
Contatori veloci	HC0, HC3, HC4 e HC5	HC0, HC3, HC4 e HC5	da HC0 a HC5	da HC0 a HC5	da HC0 a HC5	
Relè di controllo sequenziale (S)	da S0.0 a S31.7	da S0.0 a S31.7	da S0.0 a S31.7	da S0.0 a S31.7	da S0.0 a S31.7	
Registri degli accumulatori	da AC0 a AC3	da AC0 a AC3	da AC0 a AC3	da AC0 a AC3	da AC0 a AC3	
Salti/etichette	da 0 a 255	da 0 a 255	da 0 a 255	da 0 a 255	da 0 a 255	
Richiamo/sottoprogramma	da 0 a 63	da 0 a 63	da 0 a 63	da 0 a 63	da 0 a 127	
Routine di interrupt	da 0 a 127	da 0 a 127	da 0 a 127	da 0 a 127	da 0 a 127	
Transizione positiva/negativa	256	256	256	256	256	
Loop PID	da 0 a 7	da 0 a 7	da 0 a 7	da 0 a 7	da 0 a 7	
PORT	Porta 0	Porta 0	Porta 0	Porta 0, Porta 1	Porta 0, Porta 1	

MEMORIA

Esempi:

- I0.1** area di memoria relativa al registro di immagine di processo degli **ingressi**, byte **0**, bit **1**
- QB12** area di memoria relativa al registro di immagine di processo delle **uscite**, byte **12**
- V10.2** area di memoria relativa alle variabili **globali**, byte **10**, bit **2**
- VW120** area di memoria relativa alle variabili **globali**, word **120**
- M26.7** area di memoria relativa ai **merker**, byte **26**, bit **7**
- MD15** area di memoria relativa ai **merker**, double word **15**
- SM0.1** area di memoria relativa ai **merker speciali**, byte **0**, bit **1**
- SMW8** area di memoria relativa ai **merker speciali**, word **8**
- AIW3** area di memoria relativa alla conversione **analogica-digitale**, word **3**

Modulo base **S7 - 224**



I0.0	Q0.0
I0.1	Q0.1
I0.2	Q0.2
I0.3	Q0.3
I0.4	Q0.4
I0.5	Q0.5
I0.6	Q0.6
I0.7	Q0.7
I1.0	Q1.0
I1.1	Q1.1
I1.2	Q1.2
I1.3	Q1.3
I1.4	Q1.4
I1.5	Q1.5
I1.6	Q1.6
I1.7	Q1.7

Il modulo base dispone di I/O integrati:

14 Ingressi (Byte 0 e Byte 1)

10 Uscite (Byte 0 e Byte 1)